

Introducción al Cómputo Reconfigurable

Objetivo

Se presentan los elementos básicos para crear arquitecturas y algoritmos que utilicen dispositivos programables.

Descripción

En este curso se utiliza el paradigma de los dispositivos programables FPGAs para implementar en ellos algoritmos en hardware o en hardware/software que tengan un mejor rendimiento que las implementaciones en software puras. Se revisan las características de las aplicaciones susceptibles de tener mejoras mediante dicho paradigma y se presentaciones algunas soluciones como casos de estudio. Se revisan también algunas estrategias para diseñar arquitecturas con Sistemas Programables en Chip (SoC).

Contenido

1. Introducción a la lógica digital.
 - a. Diferencia entre sistemas digitales y analógicos.
 - b. Sistemas numéricos de notación posicional.
 - c. Códigos binarios.
 - d. Elementos básicos de lógica y tablas de verdad.
 - e. Circuitos lógicos.
2. Implementación básica de diseños digitales en FPGA.
 - a. Introducción al VHDL
 - b. Elementos básicos del lenguaje
 - c. Entidad, arquitectura y tipo de datos en VHDL
 - d. Asignaciones a señales
 - e. Simulación de comportamiento
 - f. Diseño jerárquico basado en components
3. Álgebra de Boole y técnicas de simplificación
 - a. Funciones de conmutación y formas canónicas; expansiones en min-términos y max-términos.
 - b. Simplificación de funciones Booleanas: Mapas de Karnaugh.
4. Elementos de lógica combinatoria
 - a. Decodificadores.
 - b. Multiplexores.
 - c. Comparadores.
 - d. Sumador y sustractor.
5. Elementos de lógica secuencial
 - a. Flip-Flops
 - b. Registros y contadores.
 - c. Sistemas secuenciales simples (SSS).
 - d. Máquinas de estado finito
 - e. Diagramas de tiempo.
 - f. Memorias

6. Introducción a FPGA.
 - a. Programación de los FPGAs
 - b. Arquitectura de los FPGAs
 - c. Configuración y elementos de ruteo
 - d. Recursos disponibles en un FPGA de Xilinx
 - e. Elementos de reloj
 - f. Familias de FPGA de Xilinx

7. Elementos avanzados de los FPGAs
 - a. Memorias de solo lectura (ROM)
 - b. Memoria de acceso aleatorio (RAM)
 - c. Primitivas
 - i. Bloques en FPGA
 - ii. Bloques de memoria
 - iii. Registros de corrimiento
 - iv. Multiplicadores y bloques de DSP

8. Implementación Avanzada de diseños digitales en FPGA.
 - a. Componentes secuenciales
 - i. Procesos combinacionales y secuenciales
 - ii. Condicionales
 - iii. Declaración case
 - b. Diseño jerárquico basado en componentes
 - i. Conexión de componentes
 - ii. Generalización de componentes
 - iii. Duplicación de componentes
 - c. Máquinas de estado finito con VHDL
 - i. Asignación de estados
 - ii. Selección de elementos secuenciales
 - iii. Síntesis de un SSS definido por diagramas de estado

9. Sistemas Programables en Chip (SoC).
 - a. Sistema empotrado SoC
 - b. Arquitectura conceptual de Zynq de Xilinx
 - c. Flujo de diseño con SoC
 - d. Aplicaciones reales.
 - e. Arquitectura del Zynq 7000
 - f. Flujo de diseño en Vivado
 - g. Construcción de un sistema empotrado en Zynq
 - i. Interfaz de periféricos AXI
 - ii. Transferencia de Datos con DMA

10. Sistemas operativos de tiempo real
 - a. FreeRTOS

Sesiones

El horario de clases es martes y jueves de 10:00 hrs a 12:00 hrs. Las clases serán por Microsoft Teams.

Fechas Importantes

15 de octubre primer avance
28 de octubre primer examen
19 de noviembre segundo avance
07 de diciembre segundo examen
17 de diciembre entrega del proyecto final

Evaluación

- Tareas (20%)
- Exámenes (20%)
- Avances (30%)
- Proyecto final (35%)

Reglamento

- Faltas: Todas las faltas deberán ser justificadas mediante un documento (e.g. comprobante médico, carta de asistencia a conferencia). Se dará de baja al alumno que presente tres faltas injustificadas.
- Puntualidad: La clase empezará a la hora acordada por respeto a las personas que son puntuales, no tolerancia.
- Modalidad: Todas las asignaciones son de carácter individual en ningún momento se acepta trabajo en equipo.
- Conducta: No se tolerará ningún tipo de conducta deshonestas. Cualquier caso en el que el alumno presente una conducta deshonestas (incluyendo plagio) será reprobado del curso. El término conducta deshonestas incluye, pero no está limitado a: copiar en un examen o cuestionario; cometer plagio; presentar material como propio siendo parcial o totalmente atribuible a un tercero; presentar un examen o reporte en lugar de otra persona; cualquier acto que le dé una ventaja injusta a algún estudiante o intentar cometer dichos actos.
- Uso del teléfono móvil desaconsejado.

Participación activa

Se espera que participes activamente en las sesiones expresando cualquier duda que puedas tener, es muy probable que uno o más de tus compañeros tengan la misma pregunta.

Cualquier confusión en el más mínimo los detalles en algún tema. Si no te sientes con la seguridad de expresar tus dudas durante las sesiones, puedes asistir a las asesorías programadas.

Política de colaboración

Debido a la naturaleza del curso, es muy fácil plagiar código, por lo que se permitirá compartir ideas o fragmentos sobre el código solo si se demuestra una completa comprensión del código y de la metodología detrás de su aplicación, a consideración del facilitador del curso. Los estudiantes que presenten código significativamente similar serán como plagiadores. Los trabajos son individuales y sí tu eliges colaborar con tus compañeros de clase y compartir código, corres mayor riesgo de enfrentar una acción disciplinaria, la cual puede llegar a ser reprobar el curso por plagio.

Bibliografía

1. Floyd, Thomas L., Fundamentos de Sistemas Digitales. Prentice Hall. 9a. Edición, 2006.
2. Hayes, John P., Introduction to Digital Logic Design. Addison Wesley, 1993.
3. Katz, R. y Borriello, G., Contemporary Logic Design. Addison Wesley, 2005.
4. Morris Mano, M., Diseño Digital. Prentice Hall. Tercera Edición, 2003.
5. Morris Mano, M., Kimer, Charles R., Fundamentos de Diseño Lógico y Computadoras. Prentice Hall, 2005.
6. Wackerly, J. F., Digital Design Principles and Practices. Prentice Hall, 2006.
7. HORIE Tetsuya, How to make RISC-V Microcomputer using FPGA for programmer, NextPublishing Authors Pres, 2020
8. Vaibbhav Taraate, Logic Synthesis and SOC Prototyping, Springer, 2020.
9. Richard E. Haskell, Darrin M. Hanna, Introduction to Digital Design Using Digilent FPGA Boards, LBE Books; 1st Edición, 2019.
10. Iouliia Skliarova, Valery Sklyarov, FPGA-BASED Hardware Accelerators, Springer, 2019.
11. Alexander Barkalov, Larysa Titarenko, Małgorzata Mazurkiewicz, Foundations of Embedded Systems, Springer, 2020
12. Felipe Neves, Hands-On Embedded System Design, Packt, 2018.
13. Lennart Lindh, Tommy Klevin, Advanced HW/SW Embedded System for Designers, Independently published, 2018